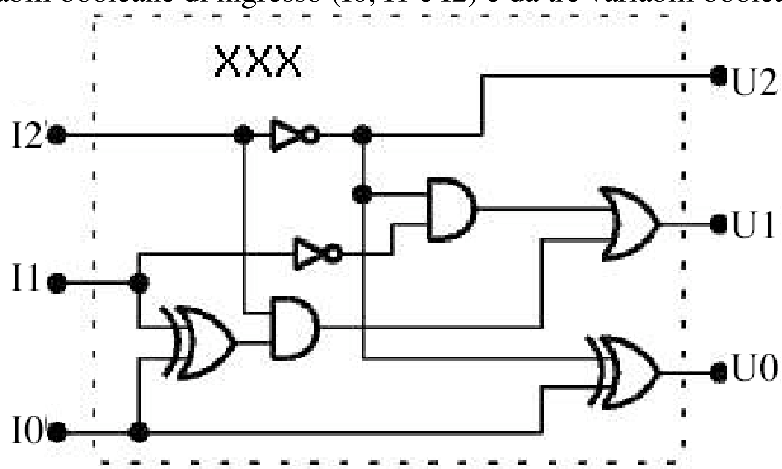
Nome: **Cognome:** **matricola o n. documento:**

COMPITO A

Esercizio 1 (6 punti) Sia data la rappresentazione in virgola mobile così definita:
- 1 bit di segno;
- 8 bit per l'esponente in complemento a due;
- 23 bit per la mantissa in forma **normalizzata** (ricordatevi che basta aggiungere zeri dopo l'ultimo bit significativo, fino ad arrivare a 23).

Si trovi la rappresentazione nel formato suddetto del numerale
(espresso in base dieci):
X=-93.75

Esercizio 2 (6 punti) Considerare il circuito combinatorio rappresentato in figura, caratterizzato da 3 variabili booleane di ingresso (I0, I1 e I2) e da tre variabili booleane di uscita (U0, U1 e U2):



Scrivere la rappresentazione del circuito mediante una tabella di verità. Scrivere la rappresentazione in forma normale disgiuntiva (somma di prodotti) minimale per la funzione U0 utilizzando una mappa di Karnaugh.

Esercizio 3 (12 punti)
Siano dati due numeri binari di due bit X=x1x0 e Y=y1y0. Progettare con porte logiche, secondo lo schema di sintesi illustrato a lezione, il circuito con 4 linee di ingresso, chiamate x1, x0, y1, y0, e tre linee di uscita, chiamate z2, z1, z0, che realizza:

* Y+2 se X e' minore o uguale a Y
* X-Y-1 se X e' maggiore di Y

Esercizio 4 (6 punti)
Quale delle seguenti equivalenze è corretta?

$AB + \overline{A}C + BC = AB + BC$

$AB + \overline{A}C + BC = \overline{A}B + BC$

$AB + \overline{A}C + BC = AB + \overline{A}C$

$AB + \overline{A}C + BC = AB + \overline{A}\,\overline{C}$

Nome: **Cognome:** **matricola o n. documento:**

Compito B

Esercizio 1 (6 punti) Sia data la rappresentazione in virgola mobile così definita:
- 1 bit di segno;
- 8 bit per l'esponente in complemento a due;
- 23 bit per la mantissa in forma **normalizzata** (ricordatevi che basta aggiungere zeri dopo l'ultimo bit significativo, fino ad arrivare a 23)..

Si trovi la rappresentazione nel formato suddetto del numerale
(espresso in base dieci):
Y=-100.5

Esercizio 2 (12 punti)
Siano dati due numeri binari di due bit A=a1a0 e B=b1b0. Progettare con porte logiche, secondo lo schema di sintesi illustrato a lezione, il circuito con 4 linee di ingresso, chiamate a1, a0, b1, b0, e tre linee di uscita, chiamate c2, c1, c0, che realizza:

* A+B se A e' minore o uguale a B
* A-B se A e' maggiore di B

Esercizio 3 (6 punti)
Realizzare con multiplexer 8-a-1, secondo lo schema illustrato a lezione, le due funzioni di tre variabili f(x2, x1, x0) = OR(m0, m3, m6, m7) e g(x2, x1, x0) = OR(m2, m4, m5, m6), dove m_i rappresenta l'i-esimo mintermine (i=0...7)

Esercizio 4 (6 punti)
Semplificare ab+ac+bd+cd trasformando l'espressione in una forma normale congiuntiva

Nome: **Cognome:** **matricola o n. documento:**

Compito C

Esercizio 1 (7 punti) Sia data la rappresentazione in virgola mobile così definita:

- 1 bit di segno;
- 8 bit per l'esponente in complemento a due;
- 23 bit per la mantissa in forma **normalizzata** (ricordatevi che basta aggiungere zeri dopo l'ultimo bit significativo, fino ad arrivare a 23).

Si trovi la rappresentazione nel formato suddetto della somma dei numerali espressi in base dieci:
X=-93.75
Y=-100.5

Esercizio 2 (5 punti) Disegnare lo schema circuitale completo di un multiplexer con 4 linee dati (4 a 1).

Esercizio 3 (12 punti) Siano dati due numeri binari di due bit X=x1x0 e Y=y1y0. Progettare con porte logiche, secondo lo schema di sintesi illustrato a lezione, il circuito con 4 linee di ingresso, chiamate x1, x0, y1, y0, e tre linee di uscita, chiamate z2, z1, z0, che realizza:

* X-Y+3 se X + Y e' pari
* X+Y se X + Y e' dispari

Esercizio 4 (6 punti)

Realizzare con multiplexer 8-a-1, secondo lo schema illustrato a lezione, le due funzioni di tre variabili f(x2, x1, x0) = OR(m2, m3, m5, m7) e g(x2, x1, x0) = OR(m0, m4, m6, m7) dove m_i rappresenta l'i-esimo mintermine della funzione booleana.

Nome: **Cognome:** **matricola o n. documento:**

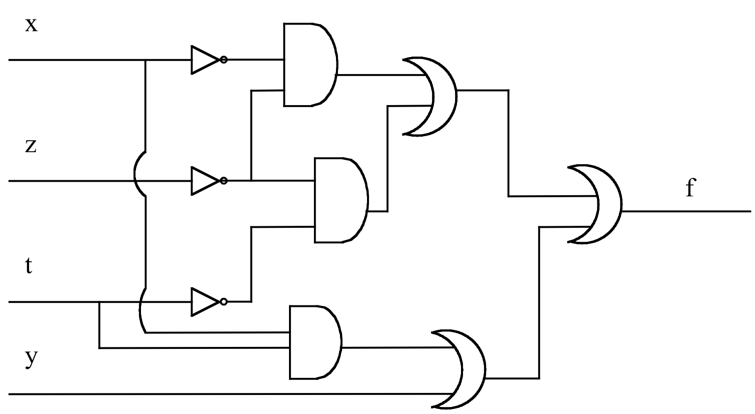
Compito D

Esercizio 1 (6 punti) Sia data la rappresentazione in virgola mobile così definita:
- 1 bit di segno;
- 5 bit per l'esponente in complemento a due;
- 10 bit per la mantissa in forma **normalizzata**.

Effettuare il seguente prodotto tra numeri in virgola mobile:
<0, 1001100100, 00101> * <1, 1110000000, 11011>

(ricordatevi che la mantissa del risultato deve essere **normalizzata**). Si ha perdita di precisione? Giustificare la risposta.

Esercizio 2 (6 punti) Considerare il circuito combinatorio rappresentato in figura, caratterizzato da 4 variabili booleane di ingresso (x, z, t, y) e da una variabile booleana di uscita (f). Ricavare l'espressione booleana associata all'uscita f. L'espressione booleana risultante è minimizzata? Giustificare la risposta.



Esercizio 3 (**12 punti**) Fissare una codifica opportuna per i simboli { a, b, c } (le prime tre lettere dell'alfabeto) e progettare un circuito che, presi in input due dei tre simboli, restituisca in uscita due bit, che chiamiamo X e Y. X deve valere 1 se i due simboli in ingresso sono una vocale e una consonante (o viceversa), 0 altrimenti. Y vale 1 se il primo simbolo e' "minore o uguale" del secondo (secondo l'ordinamento lessicografico: a <= a, a <= b, a <= c, b <= b, b <= c, c <= c). Fare uso delle condizioni don't care.

Esercizio 4 (6 punti) Scrivere la tabella di verità della seguente espressione booleana:

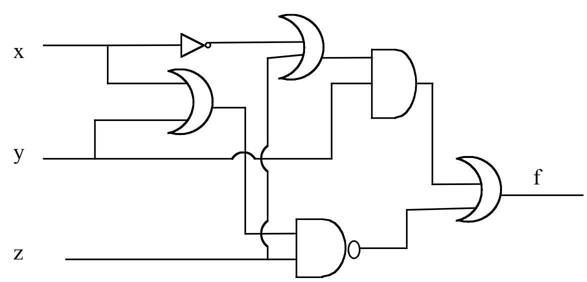
$$E = (x(y + z) + \bar{y}(\bar{x}y + (\bar{t}zx)))y$$

Nome: **Cognome:** **matricola o n. documento:**

Compito E

Esercizio 1 (6 punti) Convertire in virgola mobile il numero -20,75 espresso in base 10 (l'esponente deve essere rappresentato in complemento a due; ricordatevi che la mantissa del risultato deve essere **normalizzata**). Utilizzare un numero di bit opportuno per codificare segno, mantissa ed esponente in modo tale che non si abbia perdita di precisione.

Esercizio 2 (6 punti) Considerare il circuito combinatorio rappresentato in figura, caratterizzato da 3 variabili booleane di ingresso (x, y, z) e da una variabile booleana di uscita (f). Ricavare l'espressione booleana associata all'uscita f e minimizzarla con gli assiomi dell'algebra booleana.



Esercizio 3 (**12 punti**) Un frigorifero "automatizzato" può contenere al massimo un cartone di latte e 6 uova. Un circuito, dato in ingresso il numero di cartoni di latte (0 oppure 1) e di uova attualmente presenti nel frigorifero (da 0 a 6), emette in uscita tre segnali, A, B e C, che indicano il livello delle scorte di prodotto. A vale 1 se almeno uno dei due prodotti e' finito, 0 altrimenti. B vale 1 se non c'è più latte oppure se ci sono meno di 3 uova (ovvero 0, 1 o 2 uova), 0 altrimenti. C vale 1 se il frigorifero e' pieno (1 cartone di latte e 6 uova). Progettare il circuito tenendo conto delle condizioni don't care.

Esercizio 4 (6 punti) Scrivere l'espressione booleana minimizzata in forma normale disgiuntiva (somma di prodotti) associata alla seguente tabella di verità:

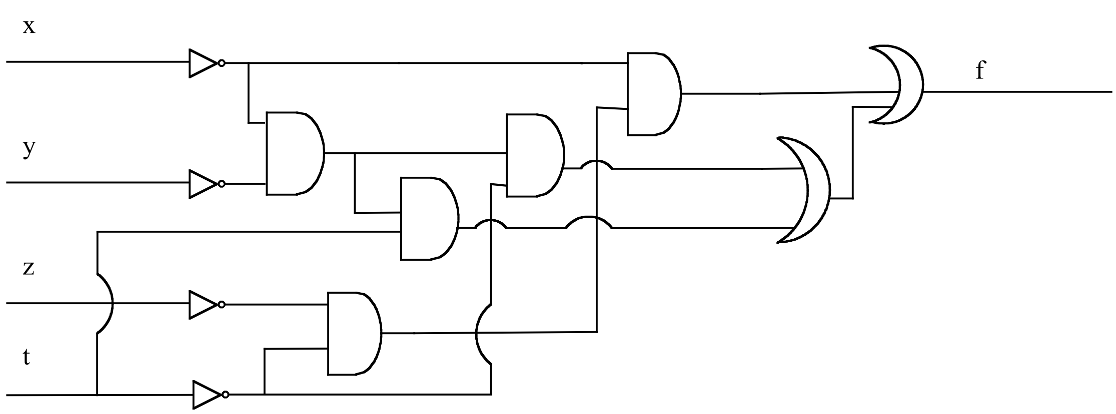
x	y	z	t	f
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	-
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	-
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

Nome: **Cognome:** **matricola o n. documento:**

Compito F

Esercizio 1 (6 punti) Convertire il seguente numero 11100101,1011101 da base 2 a base 10.

Esercizio 2 (6 punti) Considerare il circuito combinatorio rappresentato in figura, caratterizzato da 4 variabili booleane di ingresso (x, y, z, t) e da una variabile booleana di uscita (f). Ricavare l'espressione booleana associata all'uscita f. L'espressione booleana risultante è minimizzata? Giustificare la risposta.



Esercizio 3 (**12 punti**) Progettare un circuito che, preso in input un intero positivo X di 4 bit (ovvero X = x_3 x_2 x_1 x_0), restituisca in uscita Y = (X/2)+1 se X > 1. Tenere conto delle condizioni don't care.

Esercizio 4 (6 punti) Riscrivere la seguente espressione con sole porte NAND:

$\overline{x}(y + z)$

Soluzioni

Compito A

Esercizio 1
$-93.75_{10} = -1011101.11_2$
Xnorm = $-0.101110111 * 2^7$
esp. $7_{10} = 111_2$
00000111_2 (rapp. in compl. a due su 8 bit)
formato floating point:
1 **00000111** $10111011100000000000000_2$

Esercizio 2

(a)

I2	I1	I0	U0
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

I2	I1	I0	U1
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

I2	I1	I0	U2
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

(b) $U0 = \bar{I}2\cdot\bar{I}1\cdot\bar{I}0 + \bar{I}2\cdot I1\cdot\bar{I}0 + I2\cdot\bar{I}1\cdot I0 + I2\cdot I1\cdot I0 = \bar{I}2\cdot\bar{I}0\cdot(\bar{I}1 + I1) + I2\cdot I0\cdot(\bar{I}1 + I1) = \bar{I}2\cdot\bar{I}0\cdot 1 + I2\cdot I0\cdot 1 = \bar{I}2\cdot\bar{I}0 + I2\cdot I0$

Mappa di Karnaugh eventualmente da utilizzare:

U0 I1	I0	I2: 0	1
0	0	1	0
0	1	0	1
1	1	0	1
1	0	1	0

Esercizio 3

x1	**x0**	**y1**	**y0**	**rel**	**z2**	**z1**	**z0**
0	0	0	0	<=	0	1	0
0	0	0	1	<=	0	1	1
0	0	1	0	<=	1	0	0
0	0	1	1	<=	1	0	1
0	1	0	0	>	0	0	0

0	1	0	1	<=	0	1	1
0	1	1	0	<=	1	0	0
0	1	1	1	<=	1	0	1
1	0	0	0	>	0	0	1
1	0	0	1	>	0	0	0
1	0	1	0	<=	1	0	0
1	0	1	1	<=	1	0	1
1	1	0	0	>	0	1	0
1	1	0	1	>	0	0	1
1	1	1	0	>	0	0	0
1	1	1	1	<=	1	0	1

Dalle mappe di Karnaugh si ottengono le espressioni
* z2 = not(x1) y1 + not(x0) y1 + y1 y0
* z1 = not(x1)not(x0)not(y1) + not(x1)not(y1) y0 + x1 x0 not(y1)not(y0)
* z0 = not(x1) y0 + x0y0 + y1y0 + x1 not(x0)not(y1)not(y0)

Da queste espressioni è immediato ricavare la realizzazione circuitale.

Esercizio 4

L’espressione $AB + \overline{A}C + BC = AB + \overline{A}C$ è corretta secondo il teorema dell’algebra Booleana infatti: $AB + \overline{A}C + BC = AB + \overline{A}C + BC(A + \overline{A}) = A(B + BC) + \overline{A}(C + BC) = AB + \overline{A}C$

Compito B

Esercizio 1

Y = -100.510 = -1100100.1_2
Ynorm = $-0,11001001 * 2^7$
esp. $7_{10} = 111_2$
00000111_2 (rapp. in compl. a due su 8 bit)
formato floating point:
1 **00000111** $11001001000000000000000_2$

Esercizio 2

* A+B se A e' minore o uguale a B
* A-B se A e' maggiore di B

a1	**a0**	**b1**	**b0**	**rel**	**c2**	**c1**	**c 0**
0	0	0	0	<=	0	0	0
0	0	0	1	<=	0	0	1
0	0	1	0	<=	0	1	0
0	0	1	1	<=	0	1	1
0	1	0	0	>	0	0	1
0	1	0	1	<=	0	1	0

0	1	1	0	<=	0	1	1
0	1	1	1	<=	1	0	0
1	0	0	0	>	0	1	0
1	0	0	1	>	0	0	1
1	0	1	0	<=	1	0	0
1	0	1	1	<=	1	0	1
1	1	0	0	>	0	1	1
1	1	0	1	>	0	1	0
1	1	1	0	>	0	0	1
1	1	1	1	<=	1	1	0

Dalle mappe di Karnaugh si ottengono le espressioni (i letterali in rosso sono complementati):

* c2 = a0 b1 b0 + a1 a0 b1
* c1 = a1 a0 b1 + a1 b1 b0 + a0 b1 b0 + a1 a0 b0 + a1 b1 b0
* c0 = a0 b0 + a0 b0 = a0 XOR b0

Da queste espressioni è immediato ricavare la realizzazione circuitale.

Esercizio 3
Realizzare con multiplexer, secondo lo schema illustrato a lezione, le due funzioni di tre variabili f(x2, x1, x0) = OR(m0, m3, m6, m7) e g(x2, x1, x0) = OR(m2, m4, m5, m6).

Riorganizzando la tabella di verità di f e g si ottiene (notate: <u>NON è una mappa di Karnaugh</u>!)

f:

x2\x1x0	00	01	10	11
0	1	0	0	1
1	0	0	1	1

g:

x2\x1x0	00	01	10	11
0	0	0	1	1
1	1	1	1	0

Quindi servono 2 multiplexes 8-a-1 le cui linee di controllo sono rispettivamente, x2 x1 x0 e quelle dati replicano le funzioni booleane di f e g.

Esercizio 4.
ab+ac+bd+cd=a(b+c)+d(b+c)+d(b+c)=(a+d)(b+c)

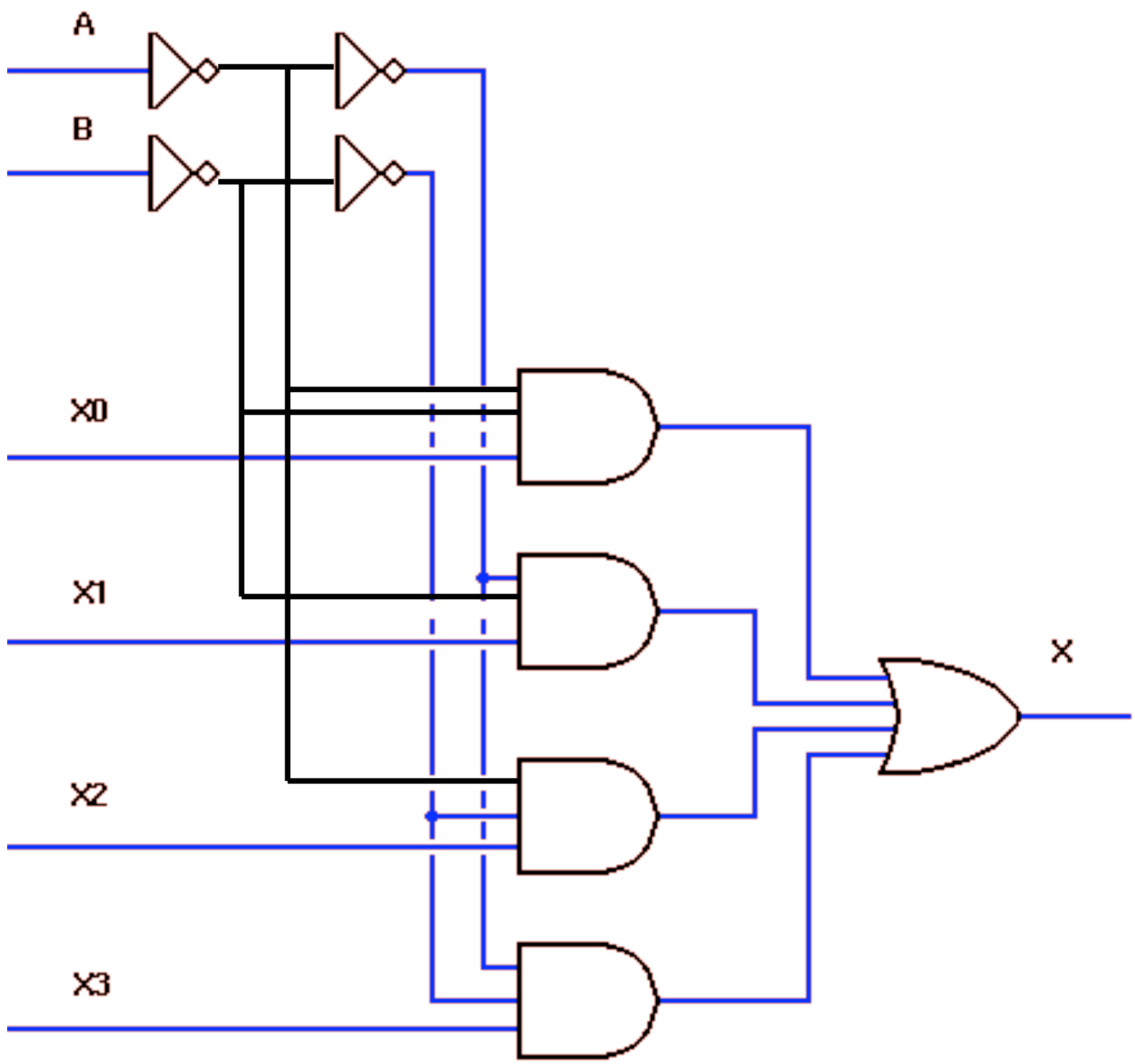
Compito C

Esercizio 1
X + Y = $-93.75_{10} - 100.5_{10} = -194.25_{10}$
Xnorm = $-0.101110111 * 2^{7}$

$Ynorm = -0,11001001 * 2^7$

stesso esponente $7_{10} = 00000111_2$
addizione mantisse:
0,10111011100000000000000 +
0,11001001000000000000000 =
1,10000100100000000000000
occorre rinormalizzare la mantissa aumentando di 1 l'esponente che così passa da 7 a 8
formato floating point:
1 **00001000** $11000010010000000000000_2$

Esercizio 2



Esercizio 3

3 Siano dati due numeri binari di due bit X=x1x0 e Y=y1y0. Progettare con porte logiche, secondo lo schema di sintesi illustrato a lezione, il circuito con 4 linee di ingresso, chiamate x1, x0, y1, y0, e tre linee di uscita, chiamate z2, z1, z0, che realizza:

* X-Y+3 se X + Y e' pari
* X+Y se X + Y e' dispari

(p=pari d=dispari)

x1	**x0**	**y1**	**y0**	**rel**	**z2**	**z1**	**z0**
0	0	0	0	p	0	1	1
0	0	0	1	d	0	0	1
0	0	1	0	p	0	0	1
0	0	1	1	d	0	1	1
0	1	0	0	d	0	0	1
0	1	0	1	p	0	1	1
0	1	1	0	d	0	1	1
0	1	1	1	p	0	0	1
1	0	0	0	p	1	0	1
1	0	0	1	d	0	1	1
1	0	1	0	p	0	1	1
1	0	1	1	d	1	0	1
1	1	0	0	d	0	1	1
1	1	0	1	p	1	0	1
1	1	1	0	d	1	0	1
1	1	1	1	p	0	1	1

Dalle mappe di Karnaugh si vede che per z2, z1 non ci non ci sono "1" - cioe mintermini - adiacenti, quindi le espressioni non sono minimizzabili e sono (i letterali in rosso sono complementati):

* z2 =x1 x0 y1 y0 + x1 x0 y1 y0 + x1 x0 y1 y0 + x1 x0 y1 y0
* z1 = x1 x0 y1 y0 + x1 x0 y1 y0 + x1 x0 y1 y0 + x1 x0 y1 y0 + x1 x0 y1 y0 + x1 x0 y1 y0 + x1 x0 y1 y0 + x1 x0 y1 y0

mentre z0 è sempre uguale a 1:

* z0 = 1

Da queste espressioni è immediato ricavare la realizzazione circuitale.

Esercizio 4

Riorganizzando la tabella di verità di f e g si ottiene (notate che NON sono mappe di karnaugh):

f:

x2\x1x0	00	01	10	11
0	0	0	1	1

1	0	1	0	1

g:

x2\x1x0	00	01	10	11
0	1	0	0	0
1	1	0	1	1

Quindi servono 2 multiplexes 8-a-1 le cui linee dati coincidono con la funzione booleana mentre le linee di controllo sono per entrambi x2 x1 e x0.

Compito D

Esercizio 1. Si calcola il prodotto delle mantisse:

0,1001100100 * 0,1110000000 = 0,10000101111

poiché abbiamo 10 bit per la mantissa, l'undicesimo bit dopo la virgola andrà perduto.
Gli esponenti si sommano (00101 = 5, 11011 = -5), per cui si ha: $2^5 \cdot 2^{-5} = 2^0$.
Il risultato è: <1, 1000010111, 00000>.

Esercizio 2.

$E_f = xz + tz + xt + y$

L'espressione non è minimizzabile (si può vedere applicando Karnaugh).

Esercizio 3.

Codifichiamo a con 00, b con 01, c con 10 (il caso 11 ci permette di fare uso delle condizioni don't care). I due simboli in input sono rappresentati dalle variabili in ingresso c_3c_2 e c_1c_0:

c_3	c_2	c_1	c_0	X	Y
0	0	0	0	0	1
0	0	0	1	1	1
0	0	1	0	1	1
0	0	1	1	-	-
0	1	0	0	1	0
0	1	0	1	0	1
0	1	1	0	0	1
0	1	1	1	-	-
1	0	0	0	1	0
1	0	0	1	0	0
1	0	1	0	0	1
1	0	1	1	-	-
1	1	0	0	-	-
1	1	0	1	-	-

1	1	1	0	-	-
1	1	1	1	-	-

c_3c_2 \ c_1c_0	00	01	11	10
00	0	1	1	1
01	1	0	-	0
11	-	-	-	-
10	1	0	-	0

$$X = \overline{c_3}\,\overline{c_2}\,c_0 + \overline{c_3}\,\overline{c_2}\,c_1 + c_2\,\overline{c_1}\,\overline{c_0} + c_3\,\overline{c_1}\,\underline{c_0}$$

c_3c_2 \ c_1c_0	00	01	11	10
00	1	1	-	1
01	0	1	-	1
11	-	-	-	-
10	0	0	-	1

$$Y = c_1 + \overline{c_3}\,\overline{c_2} + \overline{c_3}\,c_0$$

Esercizio 4.

L'espressione si riduce a xy, per cui tabella di verità dell'espressione è 1 quando si ha in input 11- - (ovvero 1100, 1101, 1110, 1111) e 0 altrimenti.

Compito E

Esercizio 1. Il numero intero 20 si converte in base 2 col metodo delle divisioni successive, ottenendo 10100. Per la parte frazionaria:

0,75 * 2 = **1**,5
0,5 * 2 = **1**,0

Si ha: $0{,}75 = 0{,}11_2$
$-20{,}75 = 10100{,}11_2$

Per normalizzare la mantissa, occorre spostare la virgola di 5 posizioni verso sinistra, ottenendo:

N = $-1 * 0{,}1010011 * 2^5$ = <1, 1010011, 0101>.

Occorrono 7 bit per la mantissa e 4 per l'esponente, poiché è in complemento a 2.

Esercizio 2.

$E_f = (\bar{x} + z) \cdot y + \overline{(x + y) \cdot z}$ (metodo degli stadi)

Minimizzando con gli assiomi dell'algebra di Boole:

$$E_f = (\bar{x} + z) \cdot y + \overline{(x + y) \cdot z} = \bar{x}y + zy + (\overline{x + y}) + \bar{z} = \bar{x}y + zy + \bar{x}\bar{y} + \bar{z} = \bar{x} + y + \bar{z}$$

Esercizio 3.

La tabella di verità è la seguente:

L	U_2	U_1	U_0	A	B	C
0	0	0	0	1	1	0
0	0	0	1	1	1	0
0	0	1	0	1	1	0
0	0	1	1	1	1	0
0	1	0	0	1	1	0
0	1	0	1	1	1	0
0	1	1	0	1	1	0
0	1	1	1	-	-	-
1	0	0	0	1	1	0
1	0	0	1	0	1	0
1	0	1	0	0	1	0
1	0	1	1	0	0	0
1	1	0	0	0	0	0
1	1	0	1	0	0	0
1	1	1	0	0	0	1
1	1	1	1	-	-	-

Le espressioni booleane associate alle linee di uscita, minimizzate con Karnaugh, sono le seguenti:

LU_2 \ U_1U_0	00	01	11	10
00	1	1	1	1
01	1	1	-	1
11	0	0	-	0
10	0	0	0	0

$A = \bar{L} + \overline{U_2}\,\overline{U_1}\,\overline{U_0}$

LU_2 \ U_1U_0	00	01	11	10
00	1	1	1	1
01	1	1	-	1
11	0	0	-	0

10	1	1	0	1

$B = \overline{L} + \overline{U}_2\overline{U}_1 + \overline{U}_2\overline{U}_0$

LU_2 \ U_1U_0	00	01	11	10
00	0	0	0	0
01	0	0	-	0
11	0	0	-	1
10	0	0	0	0

$C = LU_2U_1$

Esercizio 4.

xy \ zt	00	01	11	10
00	1	1	1	1
01	-	1	0	0
11	-	0	1	1
10	1	0	1	1

$E_f = xz + \overline{x}\,\overline{y} + \overline{z}\,\overline{t} + \overline{x}\,\overline{z}$

Compito F

Esercizio 1. 11100101,1011101 =

$$2^7 + 2^6 + 2^5 + 2^2 + 2^0 + 2^{-1} + 2^{-3} + 2^{-4} + 2^{-5} + 2^{-7} = 229 + \frac{93}{128} = 229{,}7265625$$

Esercizio 2.

Analizzando il circuito con il metodo degli stadi si ottiene:

$E_f = \overline{x}\,\overline{z}\,\overline{t} + \overline{y}\,\overline{x}\,\overline{t} + \overline{y}\,\overline{x}t$

L’espressione non è minimizzata, in quanto gli ultimi due termini possono essere ulteriormente semplificati, ottenendo: $\overline{x}\,\overline{z}\,\overline{t} + \overline{y}\,\overline{x}$.

Esercizio 3.

La tabella di verità è la seguente:

x_3	x_2	x_1	x_0	y_3	y_2	y_1	y_0
0	0	0	0	-	-	-	-
0	0	0	1	-	-	-	-
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	0	1	1
0	1	0	1	0	0	1	1
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	0	1	0	1
1	0	0	1	0	1	0	1
1	0	1	0	0	1	1	0
1	0	1	1	0	1	1	0
1	1	0	0	0	1	1	1
1	1	0	1	0	1	1	1
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0

Minimizzando:

x_1x_0 / x_3x_2	00	01	11	10
00	-	-	0	0
01	0	0	0	0
11	0	0	1	1
10	0	0	0	0

$$y_3 = x_3 x_2 x_1$$

x_1x_0 / x_3x_2	00	01	11	10
00	-	-	0	0
01	0	0	1	1
11	1	1	0	0
10	1	1	1	1

$$y_2 = \overline{x_3} x_2 x_1 + x_3 \overline{x_2} + x_3 \overline{x_1} = \overline{x_3}(x_2 x_1) + x_3(\overline{x_2} + \overline{x_1}) = \overline{x_3}(x_2 x_1) + x_3(\overline{x_2 x_1}) = XOR(x_3, x_2 x_1)$$

x_1x_0 / x_3x_2	00	01	11	10
00	-	-	1	1

01	1	1	0	0
11	1	1	0	0
10	0	0	1	1

$$y_1 = \overline{x_2} x_1 + x_2 \overline{x_1} = XOR(x_1, x_2)$$

x_3x_2 \ x_1x_0	00	01	11	10
00	-	-	0	0
01	1	1	0	0
11	1	1	0	0
10	1	1	0	0

$$y_0 = \overline{x_1}$$

Esercizio 4.

$\overline{x}(y + z) = NAND(t, t)$
dove $t = NAND(NAND(x, x), NAND(NAND(y, y), NAND(z, z)))$